

도핑(Doping)

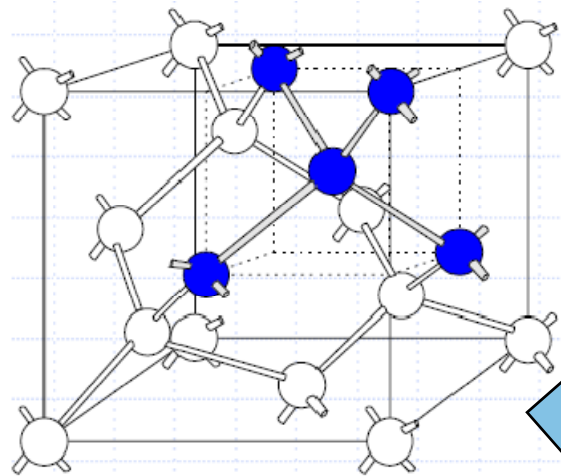


- ◆ 반도체내에 전도도를 변화 시키기 위해서 불순물을 첨가하는기술
 - ◆ N형 불순물 : P, As
 - ◆ P형 불순물 : B, BF₂
- ◆ 주요 관련 공정
 - ◆ 이온주입 (Ion Implantation)
 - ◆ 산화 (Oxidation)
 - ◆ 확산 & 열처리 (Diffusion & Annealing)

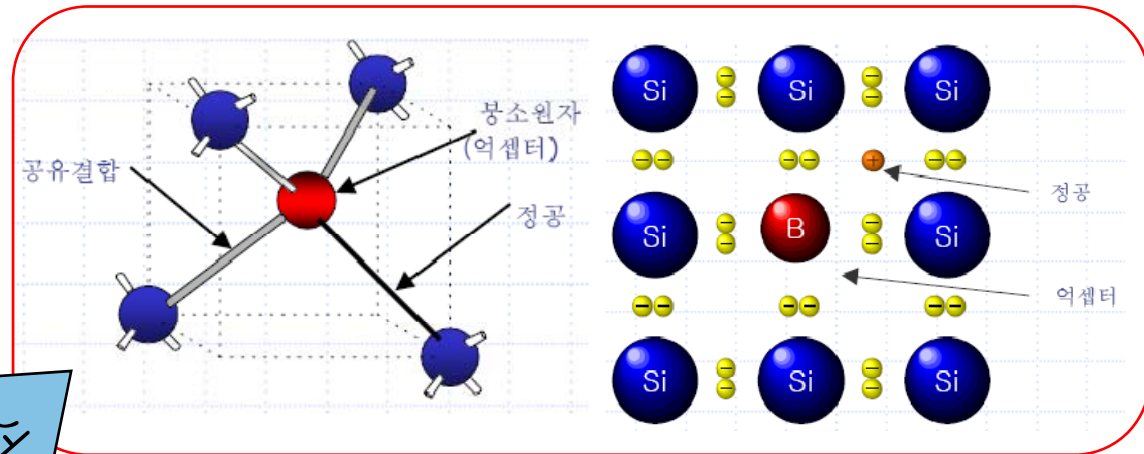
Doping Concentration



P형, N형 반도체

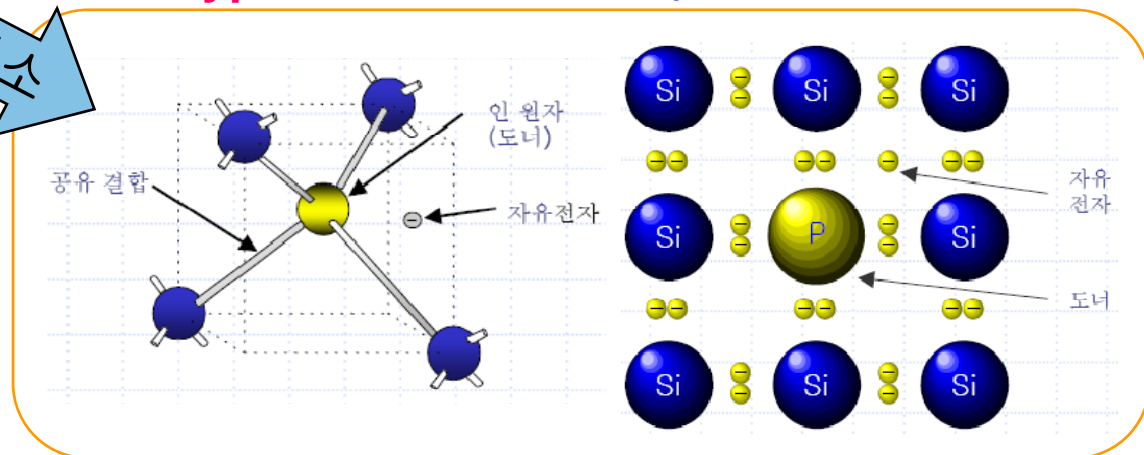
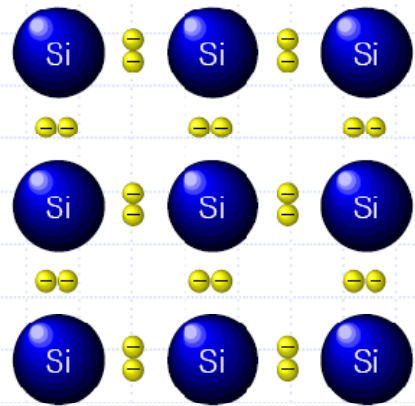


3족원소



P type : 다수캐리어 정공, 소수캐리어 전자

5족원소



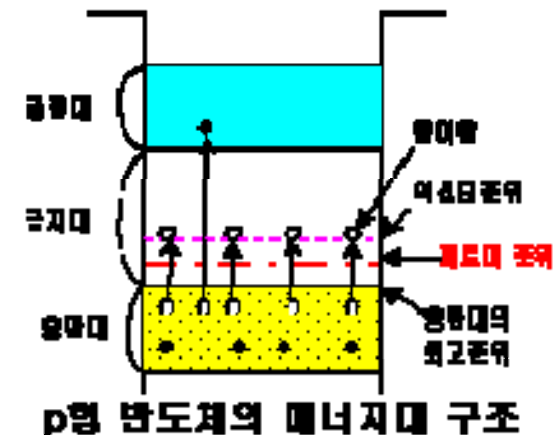
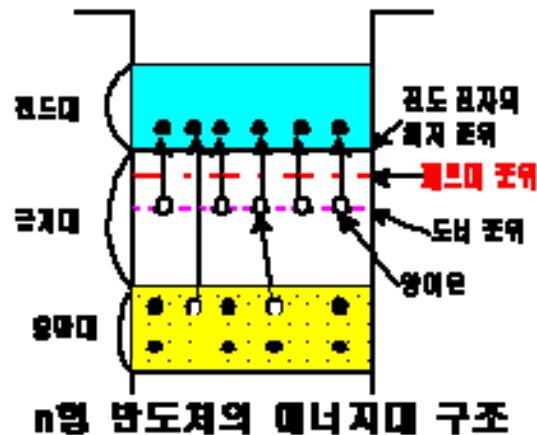
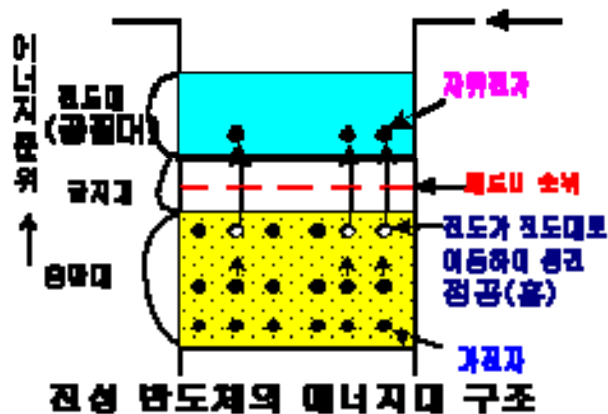
N type : 다수캐리어 전자, 소수캐리어 정공

페르미 준위(Fermi level)

◆ Fermi 준위

◆ 전자와 정공이 분포할 확률(페르미-디랙 분포함수, Fermi-Dirac)을 나타내기 위한 가상의 에너지 준위(전자가 차지할 확률이 50%인 에너지 레벨)

- ◆ 전자의 수가 많아지면 Fermi 준위가 상승하고,
- ◆ 정공의 수가 많아지면 Fermi 준위는 내려간다.)
- ◆ 진성반도체의 Fermi 준위 E_f 는 금지대폭의 중앙에 위치
(즉, 전자와 정공의 수는 일치한다.)



페르미 에너지 준위 위치 (Position of Fermi energy level)

$$E_F = E_c - kT \ln\left(\frac{N_c}{N_d}\right)$$

for n-type semiconductor

$$E_F = E_v + kT \ln\left(\frac{N_v}{N_a}\right)$$

for p-type semiconductor

From the above eqs.

(1) As the doping levels increase, $\rightarrow$ Fermi level (E_F) 은 intrinsic Fermi level (E_{Fi}) 로 부터 멀어짐.

(2) As the temp. increase, $\rightarrow$ Fermi level (E_F) 은 intrinsic Fermi level (E_{Fi}) 에 가까워짐.

도핑농도와 온도에 따른 페르미 에너지 준위 변화

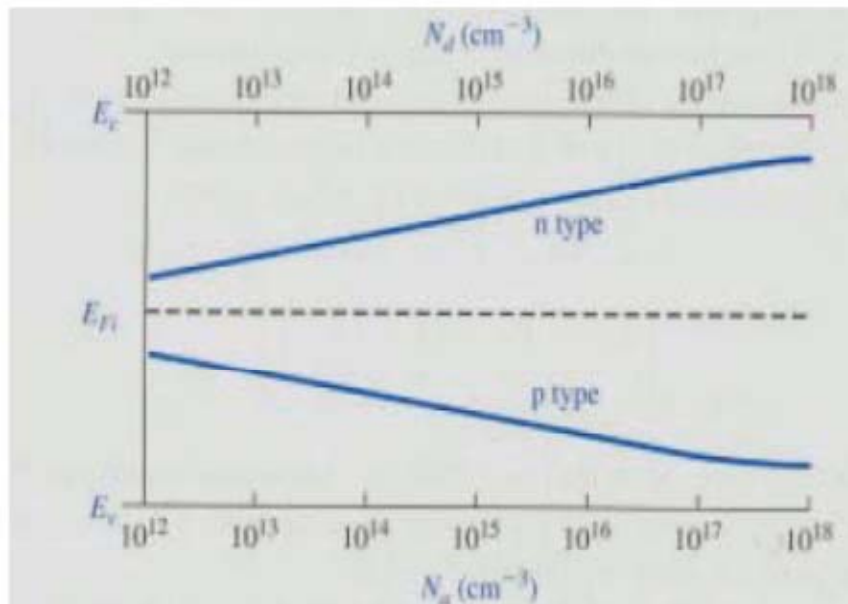


Figure 4.18 | Position of Fermi level as a function of donor concentration (n type) and acceptor concentration (p type).

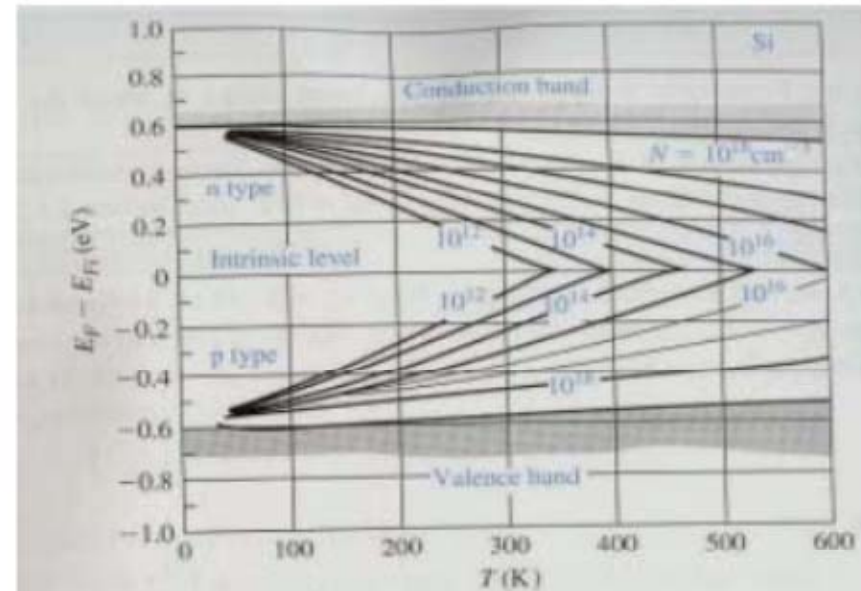


Figure 4.19 | Position of Fermi level as a function of temperature for various doping concentrations. (From Sze [13].)

평형상태의 전자와 정공 분포 - 진성 반도체

◆ 전도대 전자분포

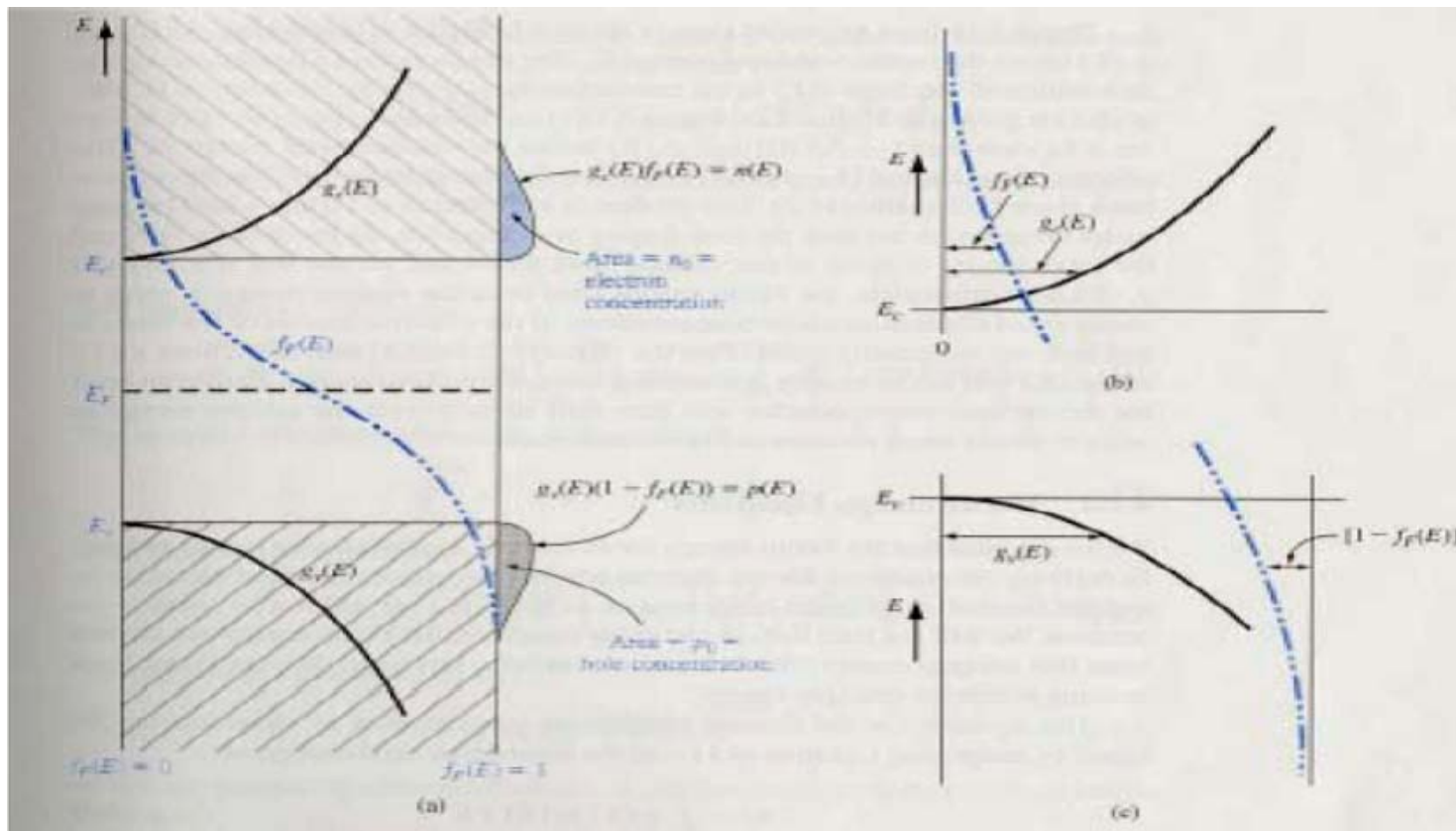
$$n(E) = g_c(E) f_F(E)$$

$g_c(E)$ 는 양자상태 밀도

◆ 가전자대 정공분포

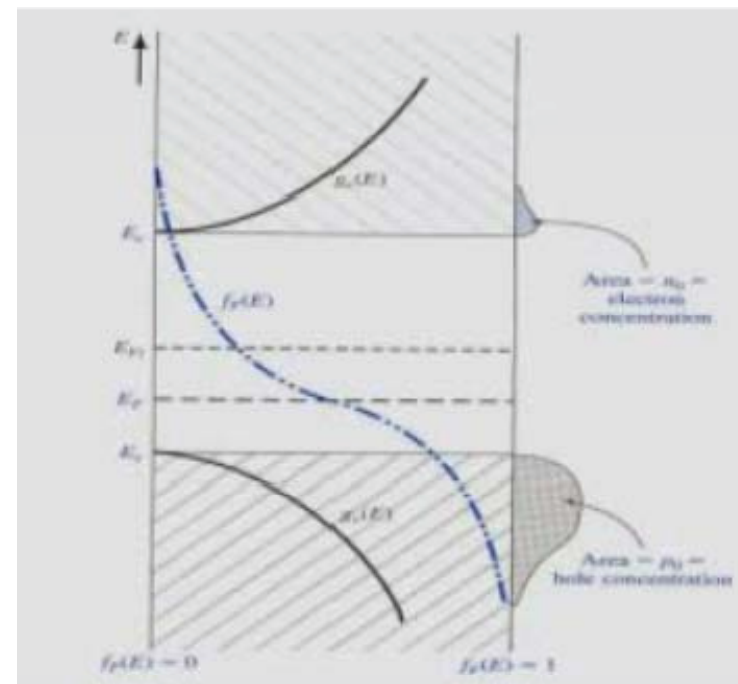
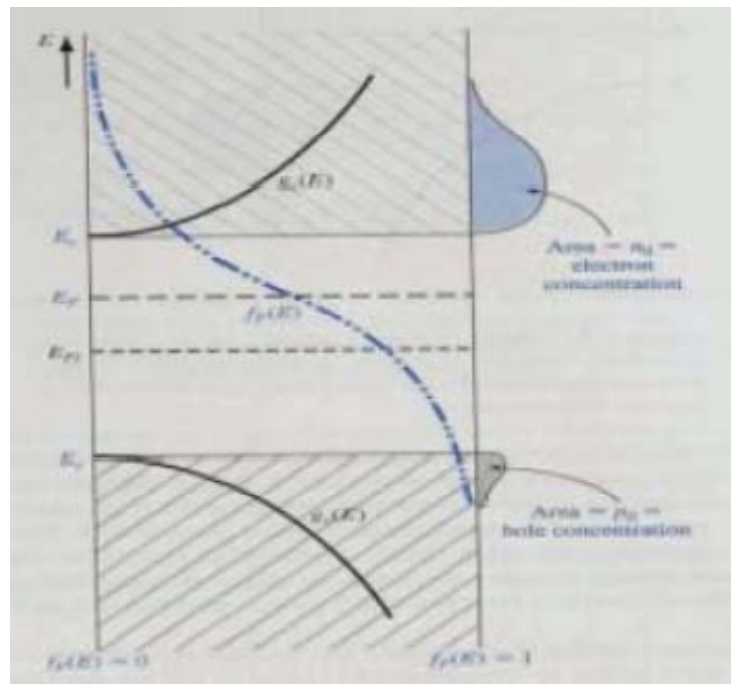
$$p(E) = g_v(E) [1 - f_F(E)]$$

$f_F(E)$ 는 Fermi - Dirac 확률함수



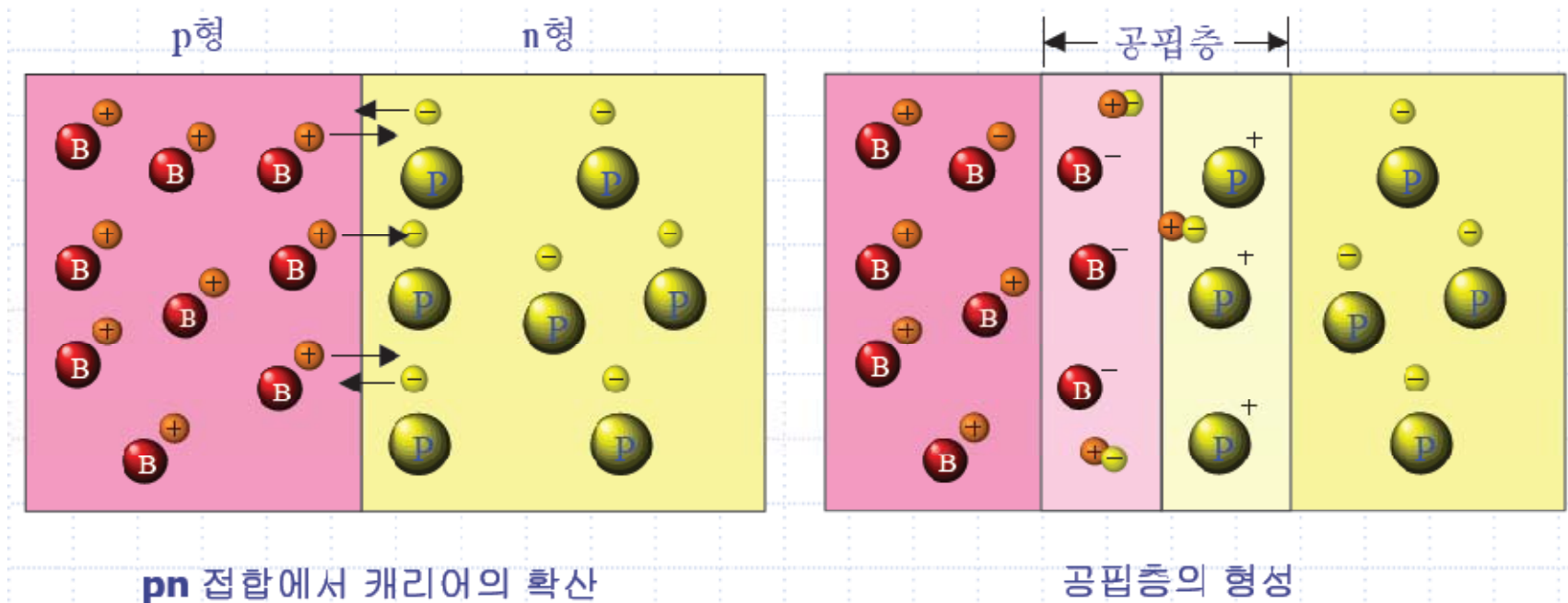
평형상태의 전자와 정공 분포 - 외인성 반도체

for *n*-type semiconductors $E_F < E_{Fi} \rightarrow n_0 > n_i$ & $p_0 < n_i \rightarrow n_0 > p_0$
 for *p*-type semiconductors $E_F < E_{Fi} \rightarrow p_0 > n_i$ & $n_0 < n_i \rightarrow p_0 > n_0$



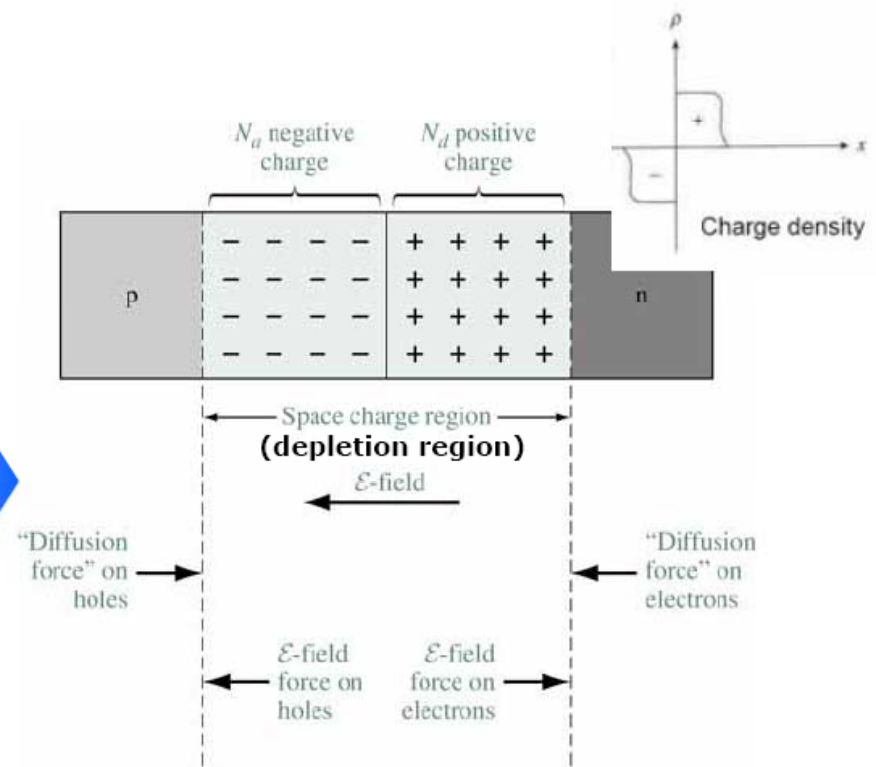
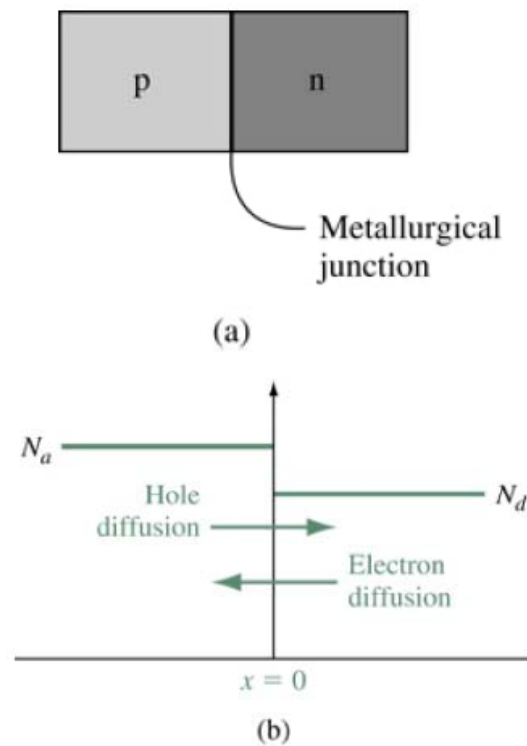
PN 접합 (PN Junction)

- ◆ **도너(Donor)** : 도핑에 사용되는 5족 불순물들은 쉽게 전자를 주므로 도너라 한다. (인, 비소, 안티몬 등)
- ◆ **억셉터(Acceptor)** : 도핑에 사용되는 3족 불순물들은 쉽게 전자를 받으므로 억셉터라 한다. (붕소 등)



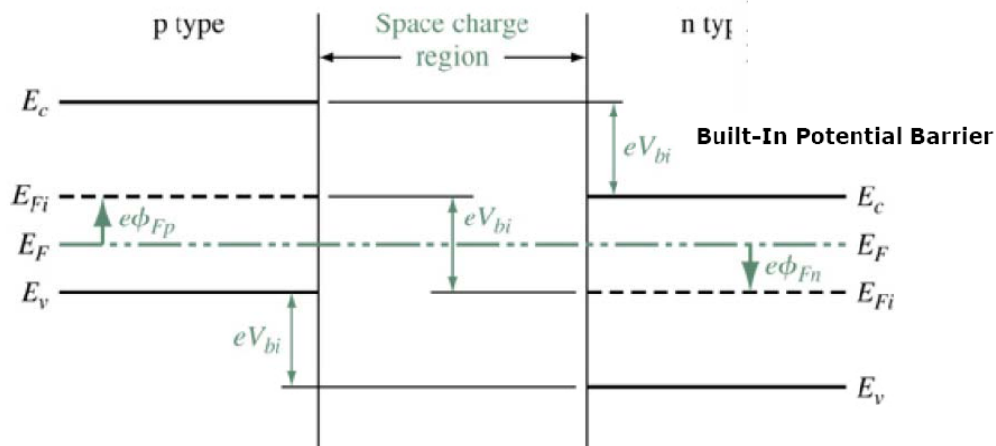
PN 접합-열평형상태

Basic Structure of the pn Junction

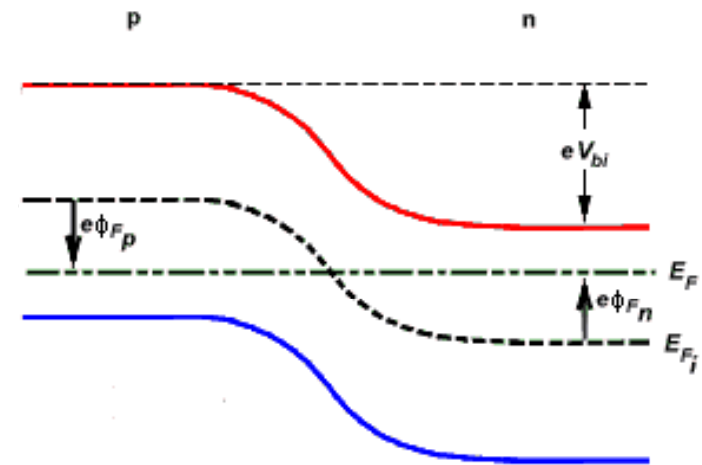


PN 접합 - 열평형상태

- ◆ 내부장벽(built in potential barrier) : n영역의 전도대에 있는 전자는 p영역의 전도대로 이동하려고 할 때에 전위장벽을 느끼게 되는 장벽
- ◆ n영역의 다수캐리어(전자)와 p영역의 소수캐리어(전자)의 평형유지



Energy band diagram of a pn junction in thermal equilibrium



$$V_{bi} = |\phi_{Fp}| + |\phi_{Fn}|$$

- ◆ pn접합에 전위차는 전압계로 측정 불가. 그 이유는 프로브와 반도체사이에 새로운 전위장벽이 생겨서 V_{bi} 를 상쇄시키기 때문

반도체 전하 캐리어

- ◆ 전류 : 시간당 이동한 전하량
 - ◆ 반도체 전하 캐리어 : 전자(-) & 정공(+)
 - ◆ 반도체에서 전류에 기여하는 캐리어 농도
 - ◆ 전도대의 전자농도
 - ◆ 가전자대의 정공농도

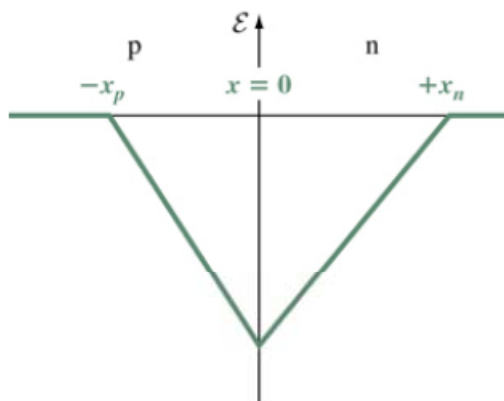
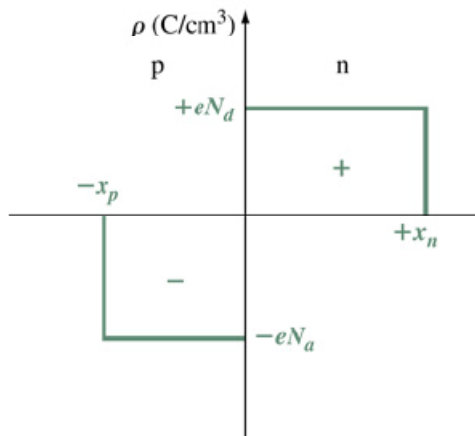
◆ 반도체에서의 전류

$$\begin{aligned}
 J &= \langle \text{drift current ; } J_{\text{def}} \rangle + \langle \text{diffusion current ; } J_{\text{dif}} \rangle \\
 &= \langle \text{electron drift current + hole drift current} \rangle \\
 &\quad + \langle \text{electron diffusion current + hole diffusion current} \rangle \\
 &= \langle J_{n|\text{drf}} + J_{p|\text{drf}} \rangle + \langle J_{n|\text{dif}} + J_{p|\text{dif}} \rangle \\
 &= \langle en\mu_n E + ep\mu_p E \rangle + \langle eD_n \frac{dn}{dx} - eD_p \frac{dp}{dx} \rangle
 \end{aligned}$$

- ◆☞ 평형상태에서의 캐리어(전자, 정공) 농도 계산이 필요함

The pn Junction-Zero Applied Bias

Electric Field



$$\text{Poisson's eq. } \frac{d^2V(x)}{dx^2} = -\frac{\rho(x)}{K_s\epsilon_0} = -\frac{d\mathcal{E}}{dx}$$

The charge density

$$\rho \begin{cases} -qN_A & \dots -x_p \leq x \leq 0 \\ qN_D & \dots 0 \leq x \leq x_n \\ 0 & \dots x \leq -x_p \text{ and } x \geq x_n \end{cases}$$

The electric field

$$\frac{d\mathcal{E}}{dx} \begin{cases} -qN_A / K_s\epsilon_0 & \dots -x_p \leq x \leq 0 \\ qN_D / K_s\epsilon_0 & \dots 0 \leq x \leq x_n \\ 0 & \dots x \leq -x_p \text{ and } x \geq x_n \end{cases}$$

Therefore, in the p-side of the depletion region

$$\int_0^{x(x)} d\mathcal{E}' = -\int_{-x_p}^x \frac{qN_A}{K_s\epsilon_0} dx'$$

$$\mathcal{E}(x) = -\frac{qN_A}{K_s\epsilon_0}(x_p + x) \quad \dots -x_p \leq x \leq 0$$

평형상태 전계 & 전위

The pn Junction-Zero Applied Bias

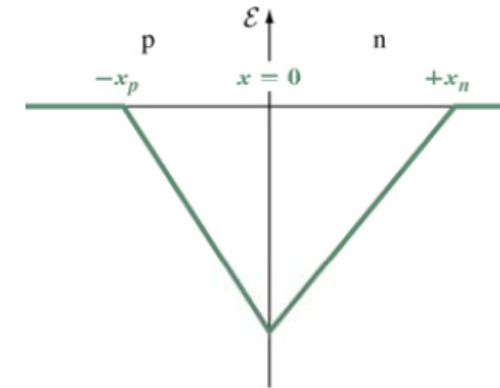
Electric Field

Similarly, in the n-side of the depletion region

$$\int_{\mathcal{E}(x)}^0 d\mathcal{E}' = \int_x^{x_n} \frac{qN_D}{K_S \epsilon_0} dx'$$

$$\mathcal{E}(x) = -\frac{qN_D}{K_S \epsilon_0} (x_n - x) \quad \dots \quad 0 \leq x \leq x_n$$

$$N_A x_p = N_D x_n \quad \leftarrow \quad \begin{array}{l} \text{p영역 단위면적당 음전하 수} = \\ \text{n영역 단위면적당 양전하 수} \end{array}$$

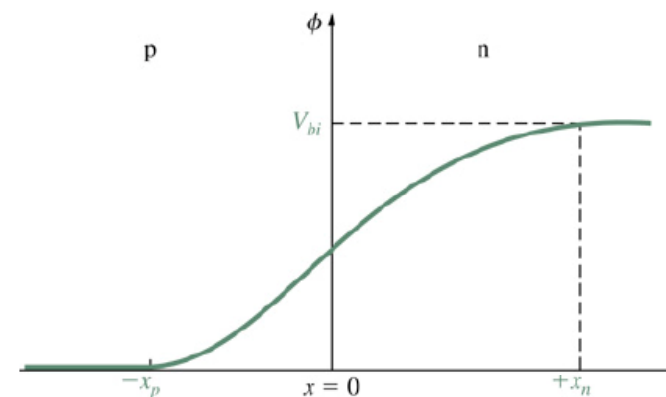


The Potential

$$\frac{dV}{dx} = \begin{cases} \frac{qN_A}{K_S \epsilon_0} (x_p + x) & \dots -x_p \leq x \leq 0 \\ \frac{qN_D}{K_S \epsilon_0} (x_n - x) & \dots 0 \leq x \leq x_n \end{cases}$$

assuming

$$\begin{array}{ll} V = 0 & \text{at } x = -x_p \\ V = V_{bi} & \text{at } x = x_n \end{array}$$



평형상태 전위

Built-In Potential Barrier

$$\begin{aligned}
 V_{bi} &= |\phi_{Fn}| + |\phi_{Fp}| \\
 &= \frac{kT}{e} \ln\left(\frac{N_d}{n_i}\right) + \frac{kT}{e} \ln\left(\frac{N_a}{n_i}\right) \\
 &= \frac{kT}{e} \ln\left(\frac{N_d N_a}{n_i^2}\right) = V_t \ln\left(\frac{N_d N_a}{n_i^2}\right) \quad \text{Where } V_t \text{ (thermal voltage) is } kT/e
 \end{aligned}$$

To find ϕ_{Fn} and ϕ_{Fp}

$$\begin{aligned}
 n_o &= N_c \exp\left(\frac{-(E_c - E_F)}{kT}\right) = N_c \exp\left(\frac{-(E_c - E_{Fi}) + E_F - E_{Fi}}{kT}\right) \\
 &= N_c \exp\left(\frac{-(E_c - E_{Fi})}{kT}\right) \exp\left(\frac{E_F - E_{Fi}}{kT}\right) \\
 &= n_i \exp\left(\frac{E_F - E_{Fi}}{kT}\right) \stackrel{e\phi_{fn} = E_F - E_{Fi}}{=} n_i \exp\left(\frac{e\phi_{fn}}{kT}\right) \rightarrow \phi_{fn} = \frac{kT}{e} \ln\left(\frac{N_d}{n_i}\right)
 \end{aligned}$$

In similar way $\phi_{fp} = -\frac{kT}{e} \ln\left(\frac{N_a}{n_i}\right)$

Space Charge Width

$$\because N_A x_p = N_D x_n \quad \& \quad \frac{qN_A}{2K_S\epsilon_0} x_p^2 = V_{bi} - \frac{qN_D}{2K_S\epsilon_0} x_n^2$$

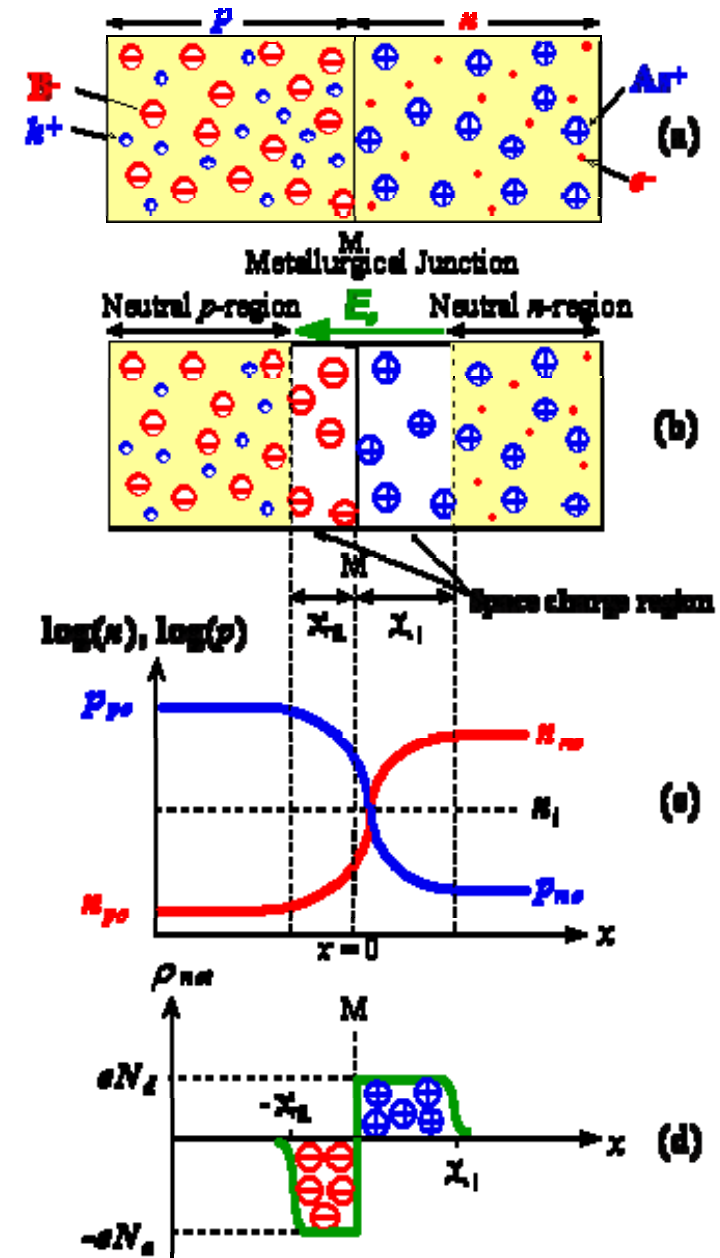
$$x_n = \left[\frac{2K_S\epsilon_0}{q} \frac{N_A}{N_D(N_A + N_D)} V_{bi} \right]^{1/2}$$

$$x_p = \frac{N_D x_n}{N_A} = \left[\frac{2K_S\epsilon_0}{q} \frac{N_D}{N_A(N_A + N_D)} V_{bi} \right]^{1/2}$$

$$W \equiv x_n + x_p = \left[\frac{2K_S\epsilon_0}{q} \left(\frac{N_A + N_D}{N_A N_D} \right) V_{bi} \right]^{1/2}$$

PN접합 – Zero 바이어스

- ◆ pn접합에서 정공과 전자 농도의 급격한 불연속으로 인하여, 전자들은 좌측으로, 정공들은 우측으로 확산한다.
- ◆ 확산하여 n쪽으로 들어간 정공들은 접합 근처의 n쪽에서 전자들과 재결합 하며, 확산하여 p쪽으로 들어가는 전자들은 접합 근처의 p쪽에서 정공들과 재결합한다. 결과적으로 접합 영역은 접합에서 멀리 떨어진 p영역이나 n영역의 몸체에 비해, 자유운반자가 모자라게 된다. (고갈영역)
- ◆ 접합 M부근의 n영역을 떠나는 전자들은 농도가 N_d 인 양으로 하전 된 도너 이온들 (As^+)을 남겨두고, 반대로 정공들은 억셉터 이온들(B^-)을 노출시킨다. 그러므로 M부근에는 공간전하영역 (Space Charge Region)이 존재한다.
- ◆ 공간전하영역에는 노출된 이온들에 의하여 $-x$ 방향으로의 내부 전기 E_0 가 존재하게 된다.
- ◆ 이 전기는 정공 (또는 전자)의 확산 방향과 반대로 정공(또는 전자)들을 움직인다.
- ◆ 평형에서는 정공들이 오른쪽으로 확산하는 양과 전기 E_0 에 의해 왼쪽으로 거꾸로 유동하는 양의 균형이 이루어진다.



PN접합 – Zero 바이어스

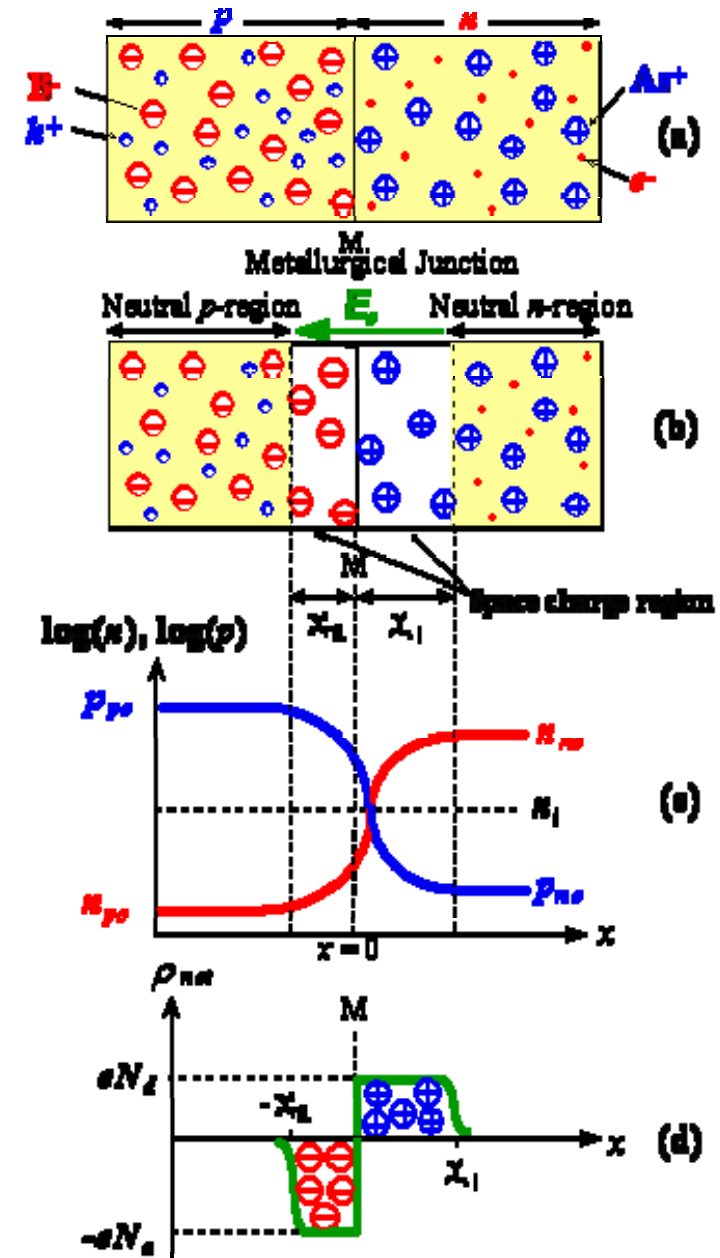
- ◆ 균일하게 도핑된 p형과 n형 영역에서 반도체를 가로질러 존재하는 순 공간 전하밀도는 (d) 처럼 나타낼 수 있다.

- ◆ 전체적으로 전하의 중성을 이루기 위하여, 왼쪽의 총 전하는 오른쪽의 총 전하와 같아야 한다.

$$N_a x_2 = N_d x_1$$

- ◆ 그림의 경우, 도너 농도 (N_d)가 억셉터 농도 (N_a)보다 낮다고 가정하였고 이 경우, $x_1 > x_2$ 이다. 이는 높게 도핑된 p쪽보다 낮게 도핑된 n쪽으로 공핢 영역이 더 침투한다는 것을 의미한다.

- ◆ 실제로 $N_a \gg N_d$ 라면, 고갈영역은 거의 모두 n형 영역에서 존재한다.(일방접합)

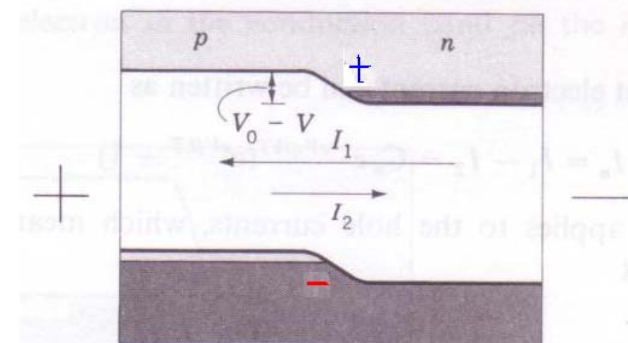
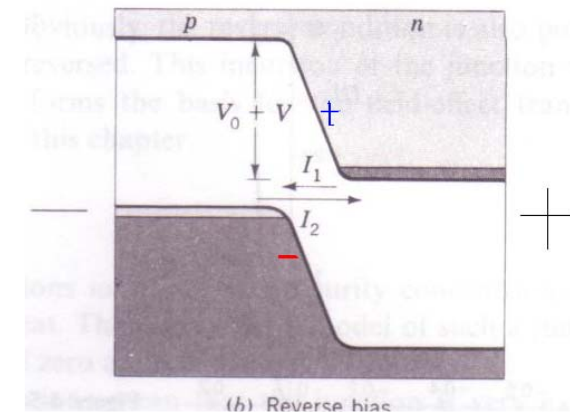
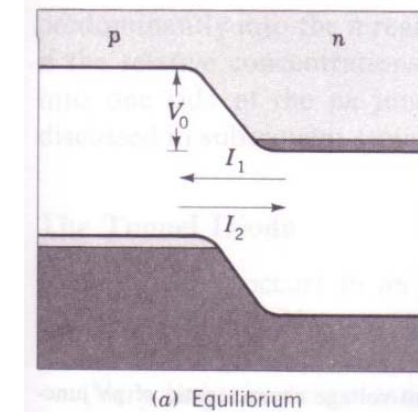


pn 접합의 전류

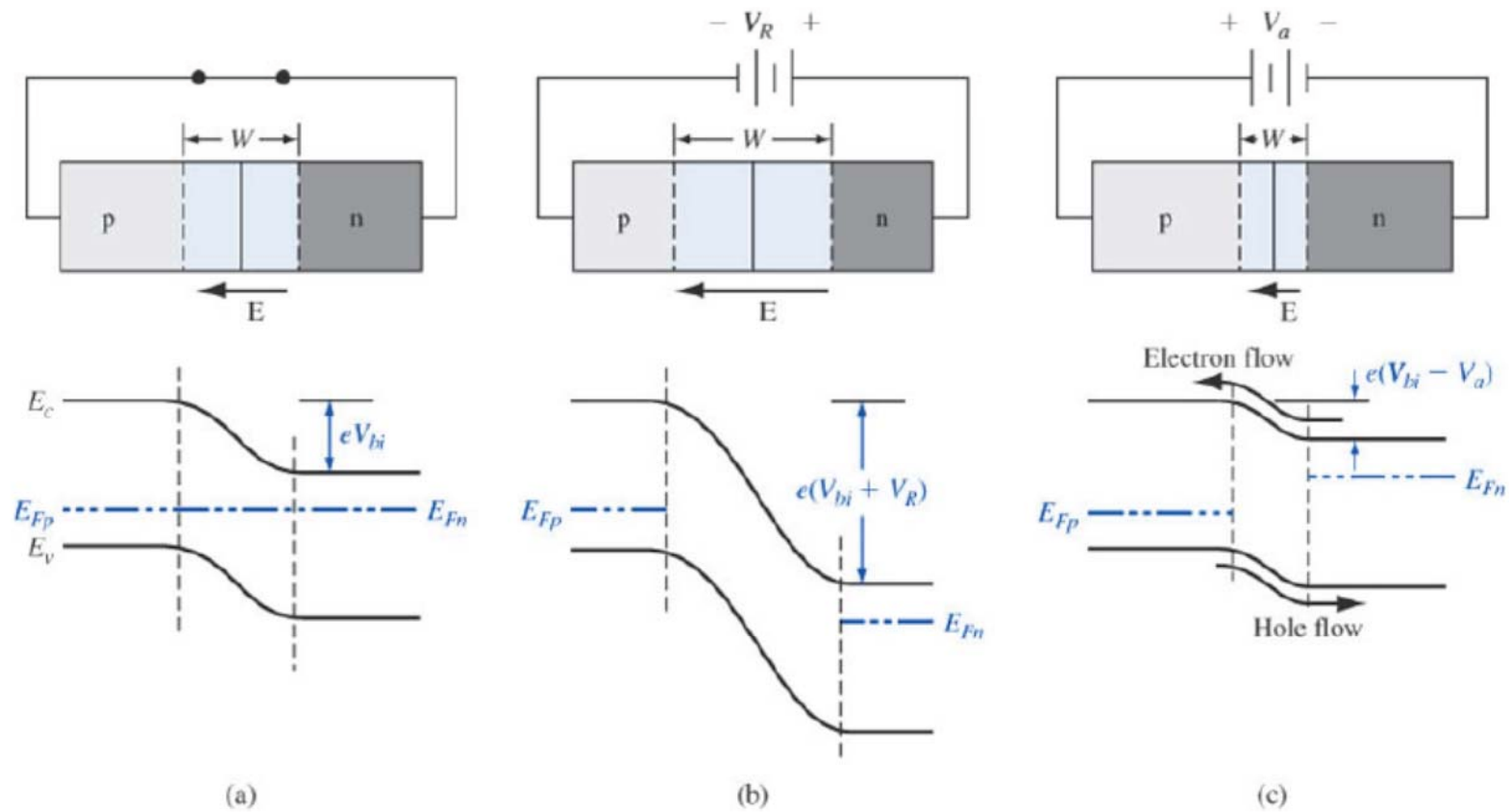
☞ 평형에서는 전자들이 왼쪽으로 확산하는 양(I_1)과 전계 E_0 에 의해 오른쪽으로 거꾸로 유동하는 양(I_2)의 균형이 이루어진다.

☞ 외부에서 역방향 전계 V 가 가해졌을 때, 내부장벽은 증가하게 되고, 높은 전위벽을 넘을 만한 전자가 급격히 줄게 되어 확산전류(I_1)는 급격히 줄게 되고, 전계 E_0 에 의해 오른쪽으로 거꾸로 유동하는 전자에 의한 전류(I_2)는 거의 영향을 받지 않는다.

☞ 외부에서 순방향 전계 V 가 가해졌을 때, 내부장벽은 감소하게 되고, n형 영역에는 수많은 전자가 있으므로 확산전류(I_1)는 급격히 늘게 되고, 전계 E_0 에 의해 오른쪽으로 거꾸로 유동하는 전자에 의한 전류(I_2)는 거의 영향을 받지 않는다. 따라서 전체전류는 매우 커진다.



PN 접합 에너지 밴드



An pn junction and its associated energy band diagram for (a) zero bias, (b) reverse bias, (c) forward bias

이상적인 I-V 관계

◆ 열평형상태 캐리어 농도

$$V_{bi} = V_t \ln\left(\frac{N_a}{N_d}\right) = \frac{kT}{e} \ln\left(\frac{N_a}{N_d}\right)$$

완전히 이온화 되었다고 가정하면

$n_{no} \cong N_d$ 여기서, n_{no} 는 n영역에서 다수 캐리어 전자의 열평형농도

$n_{po} \cong \frac{n_i^2}{N_a}$ n_{po} 는 p영역에서 소수 캐리어 전자의 열평형농도

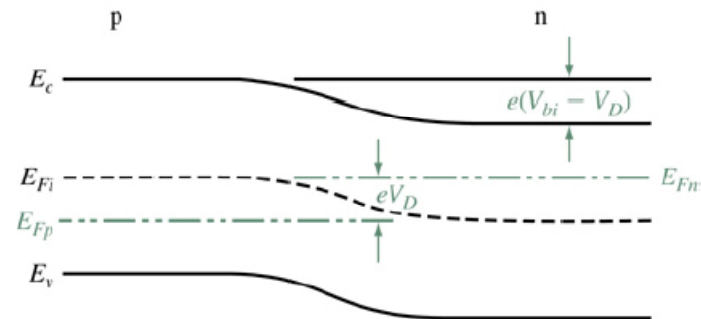
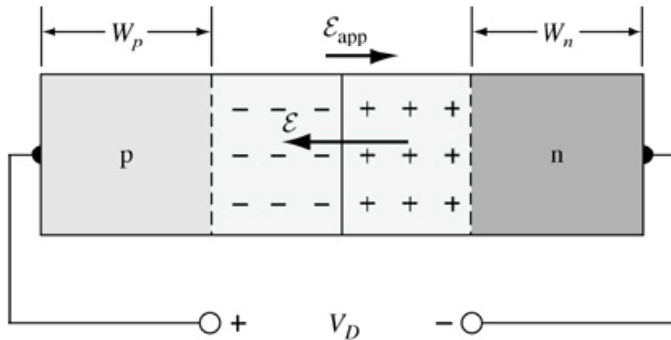
$$\therefore n_{po} = n_{no} \exp\left(\frac{-eV_{bi}}{kT}\right)$$

열평형에서 접합의 p쪽에 있는 소수캐리어 전자의 농도와

접합의 n쪽에 있는 다수캐리어 전자의 농도 관계

과잉캐리어 농도

◆ 순방향 바이어스 캐리어 농도



$$n_p = n_{no} \exp\left(\frac{-e(V_{bi} - V_D)}{kT}\right) = \underbrace{n_{no} \exp\left(\frac{-eV_{bi}}{kT}\right)}_{n_{p0}} \exp\left(\frac{eV_D}{kT}\right)$$

$$n_p = n_{po} \exp\left(\frac{eV_D}{kT}\right)$$

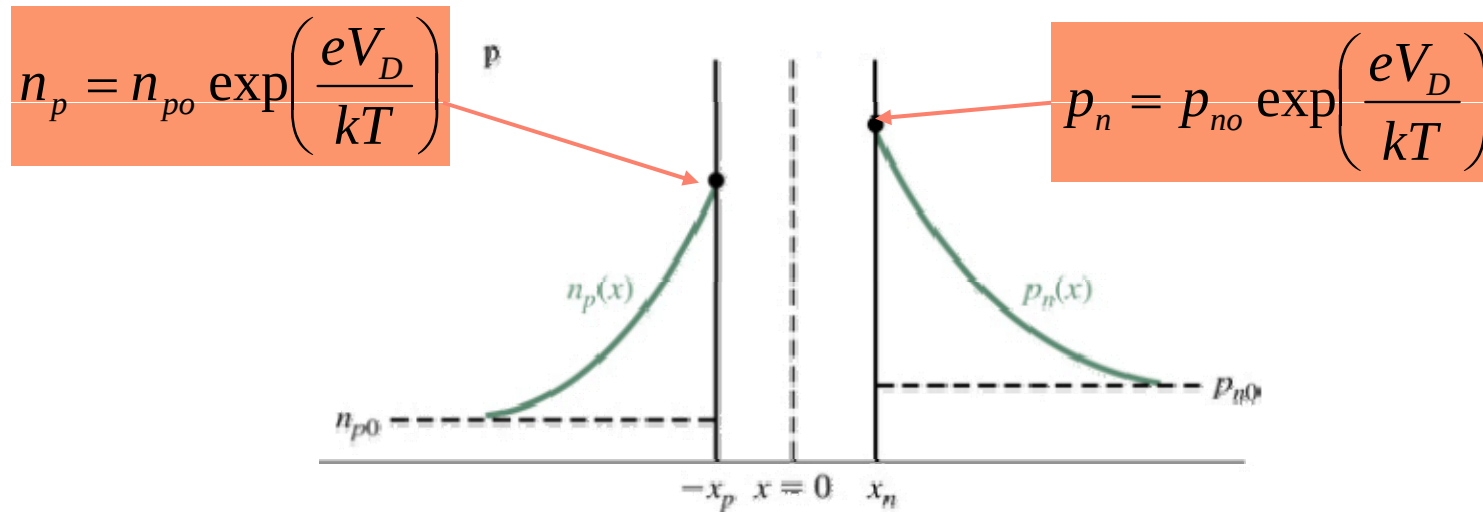
$$p_n = p_{no} \exp\left(\frac{eV_D}{kT}\right)$$

과잉캐리어 농도

◆ 순방향 바이어스하에 있는 pn접합에서의 정상상태 과잉 소수캐리어 농도

→ p영역에서의 전자의 농도

→ n영역에서의 정공의 농도

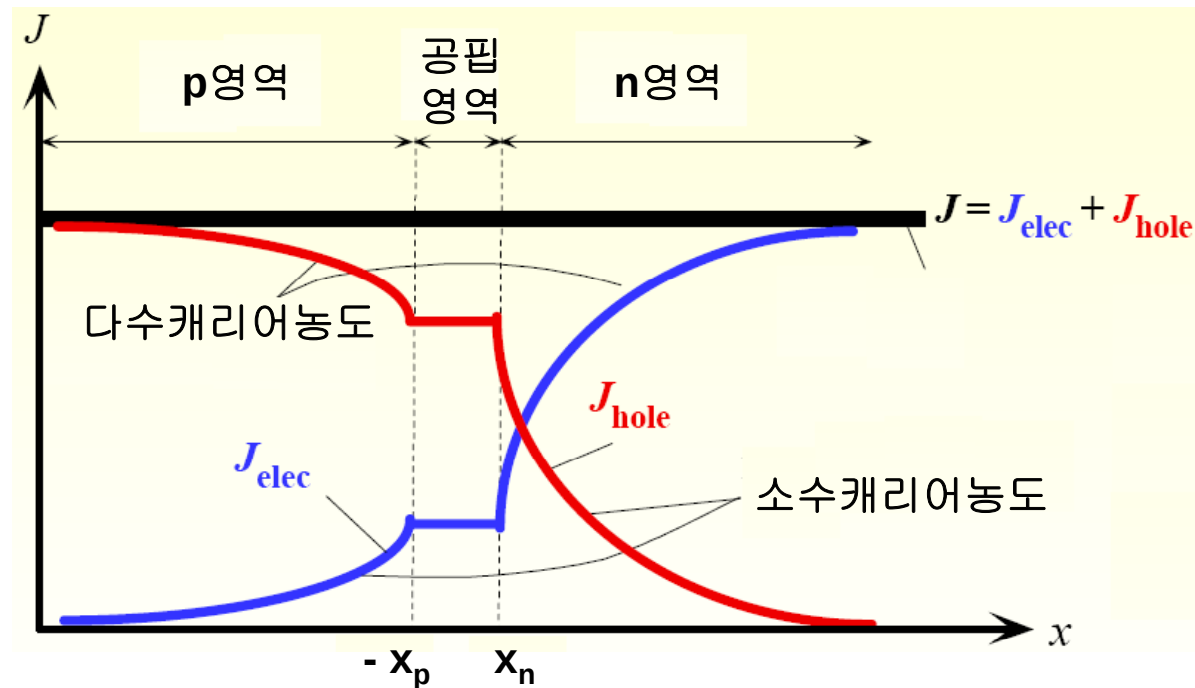


$$n_p(x) = \left[n_{p0} \exp\left(\frac{eV_D}{kT}\right) - 1 \right] \exp\left(\frac{x_p + x}{L_n}\right)$$

$$p_n(x) = \left[p_{n0} \exp\left(\frac{eV_D}{kT}\right) - 1 \right] \exp\left(\frac{x_n - x}{L_p}\right)$$

이상적인 pn접합 전류

- ◆ pn접합 전류는 $x=x_n$ 에서의 소수캐리어 정공확산 전류에다가 $x=-x_p$ 에서의 소수캐리어 전자확산전류를 더한 것이다.
- ◆ 정공과 전자의 확산전류 밀도 (방향은 p영역에서 n영역으로)



$$J_n(-x_p) = \frac{eD_n n_{p0}}{L_n} \left[\exp\left(\frac{eV_D}{kT}\right) - 1 \right]$$

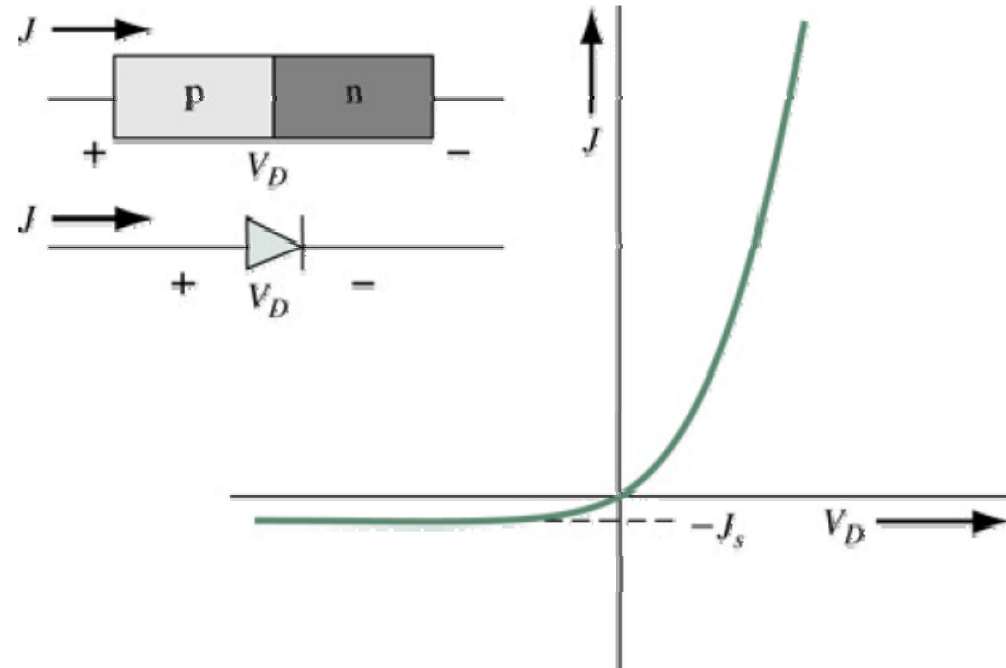
$$J_p(x_n) = \frac{eD_p p_{n0}}{L_p} \left[\exp\left(\frac{eV_D}{kT}\right) - 1 \right]$$

pn접합내의 전체 전류밀도

$$J = J_p(x_n) + J_n(-x_p) = \left[\frac{eD_p p_{n0}}{L_p} + \frac{eD_n n_{p0}}{L_n} \right] \left[\exp\left(\frac{eV_D}{kt}\right) - 1 \right]$$

$$J_S = \left[\frac{eD_p p_{n0}}{L_p} + \frac{eD_n n_{p0}}{L_n} \right]$$

$$J = J_S \left[\exp\left(\frac{eV_D}{kt}\right) - 1 \right]$$



$$I_D = I_S \left[\exp\left(\frac{V_D}{V_t}\right) - 1 \right] \quad \text{Where, } I_S \text{ : reverse-saturation current}$$

다이오드



1. PN접합 : 순방향으로만 전류를 흘려주는 정류 및 검파
2. 버랙터 : 역방향 바이어스에서 전압에 따라 커패시턴스가 바뀌는 특성
3. 제너 : 항복현상이 일어나면 전류가 바뀌어도 항복전압이 변하지 않음
4. 터널 : 도핑을 높게 할 때 발생하는 터널링
5. 광 : 빛을 전류로 바꾸거나 거꾸로 전류를 빛으로 바꾸는 수광 및 발광

금속-반도체 접합

- ◆ 반도체와 금속을 접촉하면 금속의 일함수 크기 및 반도체 (N 형 혹은 P 형)에 따라 전류의 흐르는 방법이 다름

- * 일함수(work function) $q\Phi$

- 진공준위 E_s 와 페르미 준위 E_f 와의 에너지 차
- 금속의 일함수 $q\Phi_M$, 반도체의 일함수 $q\Phi_S$

- * 전자친화력(電子親和力 : electron affinity)

- 전도대의 바닥 E_c 와 진공준위 E_s 와의 차 ($q\chi$)